



Atty. Dkt. No. 044499-0168

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Takao MIZOKAMI et al.
Title: POWER REGENERATION CIRCUIT AND POWER CONVERSION SYSTEM
Appl. No.: 10/615,395
Filing Date: 07/09/2003
Examiner: Unassigned
Art Unit: 2838

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
PO Box 1450
Alexandria, Virginia 22313-1450

Sir:

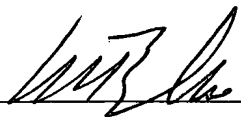
The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

- Japanese Patent Application No. 2002-206714 filed 07/16/2002.

Respectfully submitted,

Date 12/4/03

By 

FOLEY & LARDNER
Customer Number: 22428
Telephone: (202) 672-5485
Facsimile: (202) 672-5399

William T. Ellis
Attorney for Applicant
Registration No. 26,874

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年 7月16日

出 願 番 号
Application Number:

特願2002-206714

[ST.10/C]:

[JP2002-206714]

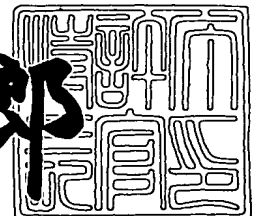
出 願 人
Applicant(s):

オムロン株式会社

2003年 6月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3051045

【書類名】 特許願

【整理番号】 061536

【あて先】 特許庁長官 殿

【国際特許分類】 H02M 7/00

【発明者】

【住所又は居所】 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1
番地 オムロン株式会社内

【氏名】 溝上 恭生

【発明者】

【住所又は居所】 京都府京都市下京区塩小路通堀川東入南不動堂町 8 0 1
番地 オムロン株式会社内

【氏名】 松下 祐造

【特許出願人】

【識別番号】 000002945

【氏名又は名称】 オムロン株式会社

【代理人】

【識別番号】 100086737

【弁理士】

【氏名又は名称】 岡田 和秀

【電話番号】 06-6376-0857

【手数料の表示】

【予納台帳番号】 007401

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9800815

【ブルーの要否】 要

【書類名】 明細書

【発明の名称】 電力回生回路および電力変換装置

【特許請求の範囲】

【請求項 1】 一次コイルに中間タップを有するコンバータトランスと、前記コンバータトランスの一次コイルの一端側とグランド側との間に接続される第 1 スイッチ素子と、前記一次コイルの他端側とグランド側との間に接続される第 2 スイッチ素子と、前記コンバータトランスの一次コイルの中間タップとグランド側との間に接続される直流電圧源に対して並列に接続される平滑コンデンサとを含み、前記両スイッチ素子を共にオフにさせる期間を挟んで交互にオンオフさせる電力変換装置に対してその電力回生のために用いられるものであって、

前記一次コイルの一方の端部側と前記中間タップとの間のコイル部分に対して並列に接続される充放電素子と、

前記両スイッチ素子のうち前記一次コイルの一方の端部側に接続される一方のスイッチ素子のオフへの転移動作に応答して前記コイル部分と前記充放電素子との間に第 1 閉回路を構成し、他方のスイッチ素子のオフへの転移動作に応答して前記コイル部分と前記充放電素子と前記平滑コンデンサとの間に第 2 閉回路を構成する充放電経路と、

を少なくとも含むことを特徴とする電力回生回路。

【請求項 2】 請求項 1 に記載の電力回生回路において、

前記第 1 閉回路は、前記充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイルの一方の端部側の電圧上昇に応答して導通する少なくとも 1 つの導通素子を含み、

前記第 2 閉回路は、前記充放電素子と前記導通素子との接続部と前記平滑コンデンサのグランド側との間に接続されて前記接続部の電圧降下に応答して導通する少なくとももう 1 つの導通素子を、含むことを特徴とする電力回生回路。

【請求項 3】 一次コイルに中間タップを有するコンバータトランスと、前記コンバータトランスの一次コイルの一端側とグランド側との間に接続される第 1 スイッチ素子と、前記一次コイルの他端側とグランド側との間に接続される第 2 スイッチ素子と、前記コンバータトランスの一次コイルの中間タップとグランド側

との間に接続される直流電圧源に対して並列に接続される平滑コンデンサとを含み、前記両スイッチ素子を共にオフにさせる期間を挟んで交互にオンオフさせる電力変換装置に対してその電力回生のために用いられるものであって、

前記一次コイルの一端側と中間タップとの間の第 1 コイル部分に対して並列に接続される第 1 充放電素子と、

前記一次コイルの他端側と中間タップとの間の第 2 コイル部分に対して並列に接続される第 2 充放電素子と、

前記第 1 スwitch素子のオフへの転移動作に応答して前記第 1 コイル部分と前記第 1 充放電素子との間に第 1 閉回路を構成し、前記第 2 スwitch素子のオフへの転移動作に応答して前記第 1 コイル部分と前記第 1 充放電素子と前記平滑コンデンサとの間に第 2 閉回路を構成する第 1 充放電経路と、

前記第 2 スwitch素子のオフへの転移動作に応答して前記第 2 コイル部分と前記第 2 充放電素子との間に第 3 閉回路を構成し、前記第 1 スwitch素子のオフへの転移動作に応答して前記第 2 コイル部分と前記第 2 充放電素子と前記平滑コンデンサとの間に第 4 閉回路を構成する第 2 充放電経路と、

を含むことを特徴とする電力回生回路。

【請求項 4】請求項 3 に記載の電力回生回路において、

前記第 1 閉回路は、前記第 1 充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイル一端側の電圧上昇に応答して導通する第 1 導通素子を含み、

前記第 2 閉回路は、前記第 1 充放電素子と前記第 1 導通素子との第 1 接続部と前記平滑コンデンサのグランド側との間に接続されて前記第 1 接続部の電圧降下に応答して導通する第 2 導通素子を含み、

前記第 3 閉回路は、前記第 2 充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイル他端側の電圧上昇に応答して導通する第 3 導通素子を含み、

前記第 4 閉回路は、前記第 2 充放電素子と前記第 3 導通素子との第 2 接続部と前記平滑コンデンサのグランド側との間に接続されて前記第 2 接続部の電圧降下に応答して導通する第 4 導通素子を含む、ことを特徴とする電力回生回路。

【請求項 5】一次コイルに中間タップを有するコンバータトランスと、前記コンバータトランスの一次コイルの一端側に接続される第 1 スイッチ素子と、前記一次コイルの他端側に接続される第 2 スイッチ素子と、前記コンバータトランスの一次コイルの中間タップに接続される直流電圧源に対して並列に接続される平滑コンデンサとを含み、前記両スイッチ素子を共にオフとなる期間を挟んで交互にオンオフさせる電力変換装置であって、

前記一次コイルの一端側と中間タップとの間の第 1 コイル部分に対して並列に接続される第 1 充放電素子と、

前記一次コイルの他端側と中間タップとの間の第 2 コイル部分に対して並列に接続される第 2 充放電素子と、

前記第 1 スイッチ素子のオフへの転移動作に応答して前記第 1 コイル部分と前記第 1 充放電素子との間に第 1 閉回路を構成し、前記第 2 スイッチ素子のオフへの転移動作に応答して前記第 1 コイル部分と前記第 1 充放電素子と前記平滑コンデンサとの間に第 2 閉回路を構成する第 1 充放電経路と、

前記第 2 スイッチ素子のオフへの転移動作に応答して前記第 2 コイル部分と前記第 2 充放電素子との間に第 3 閉回路を構成し、前記第 1 スイッチ素子のオフへの転移動作に応答して前記第 2 コイル部分と前記第 2 充放電素子と前記平滑コンデンサとの間に第 4 閉回路を構成する第 2 充放電経路と、

を含むことを特徴とする電力変換装置。

【請求項 6】請求項 5 に記載の電力変換装置において、

前記第 1 閉回路は、前記第 1 充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイル一端側の電圧上昇に応答して導通する第 1 導通素子を含み、

前記第 2 閉回路は、前記第 1 充放電素子と前記第 1 導通素子との第 1 接続部と前記平滑コンデンサのグラウンド側との間に接続されて前記第 1 接続部の電圧降下に応答して導通する第 2 導通素子を含み、

前記第 3 閉回路は、前記第 2 充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイル他端側の電圧上昇に応答して導通する第 3 導通素子を含み、

前記第4閉回路は、前記第2充放電素子と前記第3導通素子との第2接続部と前記平滑コンデンサのグランド側との間に接続されて前記第2接続部の電圧降下に応答して導通する第4導通素子を含む、ことを特徴とする電力変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電力回生回路および電力変換装置に関する。

【0002】

【従来の技術】

図7を参照して電力変換装置の1つであるプッシュプルコンバータについて説明する。図例のプッシュプルコンバータにおいて、FET1は、第1スイッチ素子、FET2は、第2スイッチ素子、Tは、コンバータトランス、Vinは、直流電圧源(直流電圧Vinを出力する)、D1、D2は、整流ダイオード、Lは、チョークコイル、C1、C2は、第1および第2平滑コンデンサである。

【0003】

SC1は、第1スイッチ素子FET1のソース・ドレイン間に接続された第1スナバ回路、SC2は、第2スイッチ素子FET2のソース・ドレイン間に接続された第2スナバ回路である。

【0004】

このようなプッシュプルコンバータにおいて、第1および第2スナバ回路SC1、SC2が設けられていないとき、第1および第2スイッチ素子FET1、FET2がオンからオフに転移したとき、コンバータトランスTの一次コイルFNを流れていた電流は、瞬時にゼロとなるから、コンバータトランスTの一次コイルFNの漏れインダクタンスによる逆起電力で第1および第2スイッチ素子FET1、FET2のソース・ドレイン間にサージ電圧(急激な電圧変化)が発生する。このようなサージ電圧は、第1および第2スイッチ素子FET1、FET2が降伏したり、あるいは、動作損失が増加したりする。そのため、第1および第2スナバ回路SC1、SC2は、第1および第2スイッチ素子FET1、FET2に前記サージ電圧がかかるのを抑制するために設けられる。すなわち、第1およ

び第2スナバ回路SC1、SC2では前記逆起電力で第1および第2スイッチ素子FET1、FET2のソース・ドレイン間に発生するサージ電圧を吸収することで、サージ電圧を下げるよう動作する。

【0005】

ここで、図8に上記プッシュプルコンバータの要部の動作波形を示す。図8において、VG1は、第1スイッチ素子FET1のゲート電圧、VG2は、第2スイッチ素子FET2のゲート電圧、Vd2は、第2スイッチ素子FET2のドレイン電圧、Vd1は、第1スイッチ素子FET1のドレイン電圧、IS1は、第1スナバ回路SC1のスナバ電流、IS2は、第2スナバ回路SC2のスナバ電流である。

【0006】

【発明が解決しようとする課題】

上記プッシュプルコンバータにおける第1および第2スナバ回路SC1、SC2は、第1および第2スナバコンデンサC01、C02とスナバ抵抗R01、R02との直列回路で構成されているから、前記サージ電圧を下げる際に、電力が無駄に大きく消費され、プッシュプルコンバータ全体の電力変換効率を下げてしまう。

【0007】

さらには、例えば、第1または第2スイッチ素子FET1、FET2がオフし、第2または第1スイッチ素子FET2、FET1がオンして、第1または第2スイッチ素子FET1、FET2のソース・ドレイン間電圧がVinから2Vinに変化するとき、第1または第2スナバ回路SC1、SC2に大きなスナバ電流が流れて、電力が無駄に大きく消費されてしまうから、この点からもプッシュプルコンバータ全体の電力変換効率を下げてしまう。

【0008】

したがって、本発明は、第1または第2スイッチ素子がオンからオフに転移するときに発生するサージ電圧を抑制する一方で、その抑制に伴うエネルギー損失を抑制して電力変換効率を改善することを解決すべき課題としている。

【0009】

【課題を解決するための手段】

(1)本発明第1は、一次コイルに中間タップを有するコンバータトランスと、前記コンバータトランスの一次コイルの一端側とグランド側との間に接続される第1スイッチ素子と、前記一次コイルの他端側とグランド側との間に接続される第2スイッチ素子と、前記コンバータトランスの一次コイルの中間タップとグランド側との間に接続される直流電圧源に対して並列に接続される平滑コンデンサとを含み、前記両スイッチ素子を共にオフにさせる期間を挟んで交互にオンオフさせる電力変換装置に対してその電力回生のために用いられるものであって、前記一次コイルの一方の端部側と前記中間タップとの間のコイル部分に対して並列に接続される充放電素子と、前記両スイッチ素子のうち前記一次コイルの一方の端部側に接続される一方のスイッチ素子のオフへの転移動作に応答して前記コイル部分と前記充放電素子との間に第1閉回路を構成し、他方のスイッチ素子のオフへの転移動作に応答して前記コイル部分と前記充放電素子と前記平滑コンデンサとの間に第2閉回路を構成する充放電経路とを少なくとも含むことを特徴とする。

【0010】

前記や後記の接続の語義は、実施の形態のようにそれぞれの素子同士が直接的に接続される態様のみならず、上記電力回生を行うことが可能である限りにおいてそれぞれの素子間に他の素子が介在するような間接的な接続態様も含む。したがって、第1スイッチ素子がコンバータトランスの一次コイルの一端側とグランド側との間に接続される態様や、第2スイッチ素子が一次コイルの他端側とグランド側との間に接続される態様や、直流電圧源はコンバータトランスの一次コイルの中間タップとグランド側との間に接続される態様や、平滑コンデンサが前記直流電圧源に並列接続される態様等は、直接、間接を問わない。

【0011】

第1スイッチ素子や第2スイッチ素子のオンオフとは、電氣的に回路を閉じる状態をオンといい、電氣的に回路を開ける状態をオフという。この場合、第1スイッチ素子や第2スイッチ素子はトランジスタやサイリスタや双方向ダイオードなどの電氣的な素子だけでなく、機械接点を有する素子、例えば、リレー接点や

機械接点など、要するに、スイッチ機能を有するものであればよい。

【 0 0 1 2 】

前記コンバータトランスは、少なくとも一次コイル側に 1 つの中間タップを有していればその形態は何でもよい。

【 0 0 1 3 】

前記直流電圧源は、一次電池や二次電池などの電池に限定解釈されるべきではなく、直流を発生するものであれば何でもよい。この場合、直流電圧源は、この電力変換装置とは一体化されるもののみならず、別体とされて外付けされるものでもよい。

【 0 0 1 4 】

前記充放電素子には、コンデンサがあるが、電荷を蓄積できる機能を有するものであれば何でもよい。

【 0 0 1 5 】

前記平滑コンデンサは、直流電圧源の電圧の変動を抑制して直流化できる平滑作用を有する素子であれば何でもよい。

【 0 0 1 6 】

本発明第 1 によると、第 1 および第 2 スイッチ素子がオフへ転移するときコンバータトランスの端部側に発生するエネルギーについては、充放電素子に充電させることで抑制することができる一方、充放電素子に充電されたエネルギーを平滑コンデンサに充電させることができるから、この平滑コンデンサに充電されているエネルギーをコンバータトランスに流れる電流として再利用することができ、電力の変換効率を大幅に改善することができるようになる。

【 0 0 1 7 】

なお、好ましくは、前記第 1 閉回路は、前記充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイルの一方の端部側の電圧上昇に応答して導通する少なくとも 1 つの導通素子を含み、前記第 2 閉回路は、前記充放電素子と前記導通素子との接続部と前記平滑コンデンサのグランド側との間に接続されて前記接続部の電圧降下に応答して導通する少なくとももう 1 つの導通素子を含む。

(2)本発明第2は、一次コイルに中間タップを有するコンバータトランスと、前記コンバータトランスの一次コイルの一端側とグランド側との間に接続される第1スイッチ素子と、前記一次コイルの他端側とグランド側との間に接続される第2スイッチ素子と、前記コンバータトランスの一次コイルの中間タップとグランド側との間に接続される直流電圧源に対して並列に接続される平滑コンデンサとを含み、前記両スイッチ素子を共にオフにさせる期間を挟んで交互にオンオフさせる電力変換装置に対してその電力回生のために用いられるものであって、前記一次コイルの一端側と中間タップとの間の第1コイル部分に対して並列に接続される第1充放電素子と、前記一次コイルの他端側と中間タップとの間の第2コイル部分に対して並列に接続される第2充放電素子と、前記第1スイッチ素子のオフへの転移動作に応答して前記第1コイル部分と前記第1充放電素子との間に第1閉回路を構成し、前記第2スイッチ素子のオフへの転移動作に応答して前記第1コイル部分と前記第1充放電素子と前記平滑コンデンサとの間に第2閉回路を構成する第1充放電経路と、前記第2スイッチ素子のオフへの転移動作に応答して前記第2コイル部分と前記第2充放電素子との間に第3閉回路を構成し、前記第1スイッチ素子のオフへの転移動作に応答して前記第2コイル部分と前記第2充放電素子と前記平滑コンデンサとの間に第4閉回路を構成する第2充放電経路とを含むことを特徴とする。

【0018】

本発明第2によると、第1および第2スイッチ素子がオンからオフに転移するときにコンバータトランスの一次コイルの一端側または他端側に発生するエネルギーについては、第1および第2充放電素子に充電させることで抑制することができる一方、第1および第2充放電素子に充電されたエネルギーを平滑コンデンサに充電させることができるから、この平滑コンデンサに充電されているエネルギーをコンバータトランスに流れる電流として再利用することができ、電力の変換効率を大幅に改善することができるようになる。

【0019】

好ましくは、前記第1閉回路は、前記第1充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイル一端側の電圧上昇に応答して導通する

第 1 導通素子を含み、前記第 2 閉回路は、前記第 1 充放電素子と前記第 1 導通素子との第 1 接続部と前記平滑コンデンサのグランド側との間に接続されて前記第 1 接続部の電圧降下に応答して導通する第 2 導通素子を含み、前記第 3 閉回路は、前記第 2 充放電素子と前記一次コイルの中間タップとの間に接続されて前記一次コイル他端側の電圧上昇に応答して導通する第 3 導通素子を含み、前記第 4 閉回路は、前記第 2 充放電素子と前記第 3 導通素子との第 2 接続部と前記平滑コンデンサのグランド側との間に接続されて前記第 2 接続部の電圧降下に応答して導通する第 4 導通素子を含む。

【 0 0 2 0 】

なお、前記充放電経路を構成する導通素子としてその導通に方向性を有するダイオードがあるが、これに限定解釈されるべきではなく、前記充放電経路を構成するよう導通する機能を有するものであれば、その導通の方向性を問うものではなく、また、その素子の構成も、電氣的、機械的を問わず何でもよい。

【 0 0 2 1 】

【発明の実施の形態】

以下、本発明の詳細を図面に示す実施の形態に基づいて説明する。

【 0 0 2 2 】

図 1 は、本発明の実施の形態に係る電力変換装置としてのプッシュプルコンバータの全体回路図、図 2 は、図 1 のプッシュプルコンバータ全体の動作波形を示す図、図 3 は、図 1 のプッシュプルコンバータの要部の回路図、図 4 は、図 3 の要部の回路の動作波形を示す図である。これらの図において、図 7 および図 8 と対応する部分には同一の符号を付している。

【 0 0 2 3 】

これらの図を参照して、FET 1 は、第 1 スイッチ素子、FET 2 は、第 2 スイッチ素子、T は、コンバータトランス、V_{in} は、直流電圧源、D 1、D 2 は、整流ダイオード、L は、チョークコイル、C 1 は、第 1 平滑コンデンサ、C 2 は、第 2 平滑コンデンサである。

【 0 0 2 4 】

第 1 スイッチ素子 FET 1 は、ハイレベルのゲート電圧 V_{G1} の印加によりオ

ンするもので、コンバータトランスTの一次コイルFNの一端側a1とグランド側との間に直列に接続されている。

【0025】

第2スイッチ素子FET2は、ハイレベルのゲート電圧VG2の印加によりオンするもので、コンバータトランスTの一次コイルFNの他端側a2とグランド側との間に直列に接続されている。

【0026】

コンバータトランスTは、一次コイルFNと二次コイルSNとを有する。コンバータトランスの一次コイルFNは、中間タップIT1を有することにより、中間タップIT1から一端側a1までのコイル部分FN1と、中間タップIT1から他端側a2までのコイル部分FN2とを有する。なお、これらコイルは、不図示の対向する一対のE型フェライトコアの中央脚に巻回されている。そのため、コンバータトランスTのインダクタンスに蓄えられるエネルギーは、ほとんどがそのフェライトコアに蓄えられるために、後述するように、一次コイルFNの一方のコイル部分FN1を用いてエネルギー回生しても、他方のコイル部分FN2を用いて回生してもフェライトコア内に蓄えられた同じエネルギーを回生することになる。

【0027】

直流電圧源Vinは、コンバータトランスTの中間タップIT1とグランド側との間に接続されている。直流電圧源Vinの正極は、前記中間タップIT1に、また、その負極は、グランド側に接続されている。第1平滑コンデンサC1は、直流電圧源Vinに並列に接続されている。コンバータトランスTの一次コイルFNにおいて、前記第1コイル部分FN1のコイル巻数と、前記第2コイル部分FN2のコイル巻数とは同じである。

【0028】

コンバータトランスTの二次コイルSNも、中間タップIT2を有する。コンバータトランスTの二次コイルSNの一端側と他端側は、それぞれ、第1整流ダイオードD1、第2整流ダイオードD2を介して共通に接続されるとともに、チョークコイルLを介して一方の出力端子OUT1に接続されている。コンバータ

トランスTの中間タップIT2は、他方の出力端子OUT2に接続されている。
第2平滑コンデンサC2は、両出力端子OUT1、OUT2間に並列に接続されている。

【0029】

SC1は、第1スナバ回路、SC2は、第2スナバ回路である。両スナバ回路SC1、SC2によって、本実施形態のプッシュプルコンバータに対する電力回生回路が構成される。なお、この電力回生回路は、サージ電圧の抑制という観点からはサージ電圧抑制回路と言ってもよく、本発明はその名称に限定されるものではない。

【0030】

第1スナバ回路SC1は、コンバータトランスTの一次コイルFNのコイル部分FN1に並列に接続される第1充放電素子としての第1スナバコンデンサC3と、第1スナバコンデンサC3と中間タップIT1との間に接続されて一次コイルFNの一端側a1の電圧上昇に応答して導通する導通素子としての第1スナバダイオードD3と、第1スナバコンデンサC3と第1スナバダイオードD3との第1接続部b1とグランド側(第1平滑コンデンサC1のグランド側と共通するグランド側で、以下のグランド側はすべて共通グランド側である)との間に接続されて第1接続部b1の電圧降下に応答して導通する導通素子としての第2スナバダイオードD4とを含む。この第1スナバダイオードD3と第2スナバダイオードD4とで、第1スナバコンデンサC3に対して、第1スイッチ素子FET1がオンからオフに転移するときに一次コイルFN側に蓄積されているエネルギーを充電させ、第2スイッチ素子FET2がオンからオフに転移するときにその充電エネルギーを第1平滑コンデンサC1に充電させる第1充放電経路を構成する。

【0031】

第2スナバ回路SC2は、コンバータトランスTの一次コイルFNのコイル部分FN2に並列に接続される第2充放電素子としての第2スナバコンデンサC4と、第2スナバコンデンサC4と中間タップIT1との間に接続されて一次コイルFNの他端側a2の電圧上昇に応答して導通する導通素子としての第3スナバダイオードD5と、第2スナバコンデンサC4と第3スナバダイオードD5との

第2接続部b2と第1平滑コンデンサC1のグランド側との間に接続されて第2接続部b2の電圧降下に応答して導通する導通素子としての第4スナバダイオードD6とを含む。この第3スナバダイオードD5と第4スナバダイオードD6とで、第2スナバコンデンサC4に対して、第2スイッチ素子FET2がオンからオフに転移するとき一次コイルFN側に蓄積されているエネルギーを充電させ、第1スイッチ素子FET1がオンからオフに転移するときその充電エネルギーを第1平滑コンデンサC1に充電させる第2充放電経路を構成する。

【0032】

図2を参照して、上記構成を有するプッシュプルコンバータの動作を説明する。図2において、VG1は、第1スイッチ素子FET1のゲート電圧、VG2は、第2スイッチ素子FET2のゲート電圧、Vd2は、第2スイッチ素子FET2のドレイン電圧、Vd1は、第1スイッチ素子FET1のドレイン電圧、Id1は、第1スイッチ素子FET1のドレイン電流、Id2は、第2スイッチ素子FET2のドレイン電流、VS1は、コンバータトランスTの二次コイルSNの一端側の電圧、VS2は、コンバータトランスTの二次コイルSNの他端側の電圧、Voutは、出力端子OUT1、OUT2間の出力電圧、ILは、チョークコイルLを流れる出力電流を示す。波形のハイレベルはアクティブであることを示す。

【0033】

第1スイッチ素子FET1と第2スイッチ素子FET2は、それぞれのゲートに印加される第1ゲート電圧VG1、第2ゲート電圧VG2のハイレベル化に応答してオンする。第1スイッチ素子FET1と第2スイッチ素子FET2は、それぞれのゲートに印加される第1ゲート電圧VG1、第2ゲート電圧VG2のローレベル化に応答してオフする。このように第1スイッチ素子FET1と第2スイッチ素子FET2は、図2に示される第1ゲート電圧VG1と第2ゲート電圧VG2の変化に応答動作する。つまり、図2に従うと、第1スイッチ素子FET1と第2スイッチ素子FET2は共にオフしている期間を挟んで交互にオンオフする。

【0034】

第1スイッチ素子FET1と第2スイッチ素子FET2とが共にオフしているときについて説明する。コンバータトランスTの一次コイルFNにおいて、その中間タップIT1から一端側a1までのコイル部分FN1の電圧を V_{p1} 、コンバータトランスTの一次コイルFNの中間タップIT1から他端側a2までのコイル部分FN2の電圧を V_{p2} とする。

【0035】

このとき、第1スイッチ素子FET1と第2スイッチ素子FET2には共にドレイン電流 I_{d1} 、 I_{d2} が流れないから、それぞれのドレイン電圧 V_{d1} 、 V_{d2} は直流電圧源 V_{in} の値つまり $V_{d1} = V_{d2} = V_{in}$ となる。

【0036】

次に、第1スイッチ素子FET1と第2スイッチ素子FET2が共にオフする期間の後に、第1スイッチ素子FET1がオンするときについて説明する。このとき、第1スイッチ素子FET1のドレイン電圧 V_{d1} はゼロとなるから、一方のコイル電圧 V_{p1} は $-V_{in}$ となるとともに、他方のコイル電圧 V_{p2} は、コイル電圧 V_{p1} の極性とは逆の極性となる結果、 $-V_{p1} = V_{in}$ となる。つまり、第2スイッチ素子FET2のドレイン電圧 V_{d2} は、 $V_{in} + V_{p2} = V_{in} + V_{in} = 2V_{in}$ となる。

【0037】

次に、第1スイッチ素子FET1と第2スイッチ素子FET2が共にオフする期間の後に、第2スイッチ素子FET2がオンするときは、前記とは逆で、第1スイッチ素子FET1のドレイン電圧 V_{d1} は $2V_{in}$ となる。このとき、第2スイッチ素子FET2のドレイン電圧 V_{d2} はゼロである。

【0038】

このようにして第1スイッチ素子FET1と第2スイッチ素子FET2それぞれのドレイン電圧 V_{d1} 、 V_{d2} はゼロ、 V_{in} 、 $2V_{in}$ に変化するとともに、それぞれのドレイン電流 I_{d1} 、 I_{d2} もそれに応じて流れる。

【0039】

コンバータトランスTの二次コイルSNのコイル電圧 V_{S1} 、 V_{S2} は、整流ダイオードD1、D2で整流された後、チョークコイルLと第2平滑コンデンサ

C2とにより平滑され、両出力端子OUT1, OUT2間に出力電圧 V_{out} として出力される。このときのチョークコイルLを通る出力電流 I_L は、図2に示されるように変化する。

【0040】

ここで、図2では、第1スイッチ素子FET1と第2スイッチ素子FET2それぞれがオンからオフに転移するときに、それぞれのドレイン電圧 V_{d1} , V_{d2} はオーバーシュートする。これは、例えば、第1スイッチ素子FET1と第2スイッチ素子FET2が共にオフの状態から第1スイッチ素子FET1のみがオンするとき、直流電圧源 V_{in} の電流が、コンバータトランスTの一次コイルFNを通過し、さらに第1スイッチ素子FET1のソース・ドレインを通過してグランド側へと流れる。このとき、コイル部分FN1のインダクタンス成分に前記通過電流に応じたエネルギーが蓄積されている。そのため、第1スイッチ素子FET1が前記オンからオフに転移して第1スイッチ素子FET1と第2スイッチ素子FET2とが共にオフに転移しようとする瞬間に、コイル部分FN1のインダクタンス成分に蓄積されていたエネルギーが、高い電圧を発生して放電しようとする。しかし、第1スイッチ素子FET1と第2スイッチ素子FET2は共にオフとなるから、ドレイン電流 I_{d1} , I_{d2} が流れず、それぞれのドレイン電圧 V_{d1} , V_{d2} は直流電圧源 V_{in} の値つまり $V_{d1} = V_{d2} = V_{in}$ となるはずが、第1スイッチ素子FET1のドレイン電圧 V_{d1} は、前記エネルギーの発生により V_{in} の値以上にオーバーシュートする。一方、コイル部分FN2には、コイル部分FN1とは極性が逆で同じ電圧が発生する結果、第2スイッチ素子FET2のドレイン電圧 V_{d2} はアンダーシュートする。このようなオーバーシュートは、実際、完全に抑制することは困難であり、図2で示されるオーバーシュート量は、本実施形態のスナバ回路SC1, SC2により、抑制された状態、つまり、 $2V_{in}$ 以下に抑制されて、第1スイッチ素子FET1や第2スイッチ素子FET2が降伏したりしない状態で示されている。

【0041】

次に、図1、図2、特に図3(a)(b)および図4を参照して、本実施の形態の第1、第2スナバ回路SC1, SC2の動作を説明する。図3(a)は、第1スイ

スイッチ素子FET1がオンからオフに転移するときの、また、図3(b)は、第2スイッチ素子FET2がオンからオフに転移するときの要部の充放電経路を示す。

【0042】

図4において、 V_{G1} 、 V_{G2} 、 V_{d1} 、 V_{d2} は、前述されているのと同じ電圧波形であり、それぞれの電圧波形の変化は前述したので省略する。 I_{c1} は、第1スナバ回路SC1の第1スナバコンデンサC3を流れる電流、 I_{c2} は、第2スナバ回路SC2の第2スナバコンデンサC4を流れる電流、 I_{r1} は、第1スナバ回路SC1の第2スナバダイオードD4を流れる電流、 I_{r2} は、第2スナバ回路SC2の第4スナバダイオードD6を流れる電流である。

【0043】

(1)第1スイッチ素子FET1がオンで、第2スイッチ素子FET2がオフのとき(図4の期間①)：

第1ゲート電圧 V_{G1} がハイレベルとなって第1スイッチ素子FET1がオンし、第2ゲート電圧 V_{G2} がローレベルとなって第2スイッチ素子FET2がオフしている期間①においては、第1スイッチ素子FET1のドレイン電圧 V_{d1} はゼロとなり、第2スイッチ素子FET2のドレイン電圧 V_{d2} は、 $2V_{in}$ となっている。

【0044】

このような状態においては、第2スナバ回路SC2の第2スナバコンデンサC4は、 $V_{c2} = V_{in}$ に充電されている。

【0045】

この充電について説明すると、この期間①以前の第1スイッチ素子FET1および第2スイッチ素子FET2が共にオフの状態においては、それぞれのドレイン電圧 V_{d1} 、 V_{d2} は共に V_{in} となっている。この状態で、第1スイッチ素子FET1がオフからオンに立ち上がって期間①に転移する瞬間に、第1スイッチ素子FET1のドレイン電圧 V_{d1} がゼロに、第2スイッチ素子FET2のドレイン電圧 V_{d2} が $2V_{in}$ となる。そのため、第2スナバ回路SC2の第2スナバコンデンサC4は、図1の矢印向きの電流 I_{c2} により、 $V_{c2} = V_{in}$ に充電される。この場合、第2スナバコンデンサC4はその一方側電極つまりコン

バータトランスTの一次コイルFNの他端側a2が高い電位となる向きに充電される。

【0046】

(2)第2スイッチ素子FET2がオフの状態を維持し、第1スイッチ素子FET1が前記(1)のオン状態からオフに転移するとき(期間①から期間②に転移するとき):

この転移の瞬間においては、前記した理由でもって、第1スイッチ素子FET1のドレイン電圧 V_{d1} はオーバーシュートして $2V_{in}$ 以上の高い電圧に変化しようとする一方、第2スイッチ素子FET2のドレイン電圧 V_{d2} はゼロ付近までアンダーシュートする。

【0047】

その結果、コンバータトランスTにおける一次コイルFNの一端側a1の電圧が高くなるために、第1スナバ回路SC1の第1スナバダイオードD3が導通する。これによって、コンバータトランスTの第1コイル部分FN1と第1スナバコンデンサC3と第1スナバダイオードD3との間に図3(a)で示すような矢印方向の充電経路(閉回路)LP1が構成される。第1スナバコンデンサC3は、この充電経路LP1内の充電電流 I_{c1} で充電される。

【0048】

一方、第2スナバ回路SC2の第2スナバコンデンサC4は、 $V_{c2} = V_{in}$ に充電されているから、一次コイルFNの他端側a2の電圧がアンダーシュートによりゼロ近くまで低下すると、第2スナバコンデンサC4の他方側電極つまり接続部b2の電圧は $-V_{in}$ にまで低下する。その結果、第4スナバダイオードD6が導通し、第2スナバコンデンサC4と第2コイル部分FN2と第1平滑コンデンサC1と第4スナバダイオードD6と第2スナバコンデンサC4との間に同じく図3(a)で示すような矢印向きの放電経路(閉回路)LP2が構成される。これにより、第4スナバダイオードD6を通して第2スナバコンデンサC4に電流 I_{r2} が流れ込み、第2スナバコンデンサC4は放電させられる。この結果、第1スイッチ素子FET1のドレイン電圧 V_{d1} のオーバーシュートは第1スイッチ素子FET1が降伏しない電圧に抑制されると同時に、その抑制されたサー

ジ電圧分は、第1平滑コンデンサC1にエネルギー回生されることになる。

【0049】

このエネルギー回生をさらに詳しく説明する。

【0050】

第1スナバ回路SC1と第2スナバ回路SC2それぞれは、それ自体、サージ電圧を完全に無くすことを目的とするものではなく、そのサージ電圧を第1スイッチ素子FET1と第2スイッチ素子FET2それぞれの耐圧電圧以下に抑制することにその目的がある。従来のようなスナバ抵抗とスナバコンデンサとの直列回路から構成されているスナバ回路の場合、スナバコンデンサに対する充電と放電の電流は、そのスナバ抵抗でそのほとんどが熱エネルギーに変えられて消費されてしまい、その消費されたエネルギー分が無駄な電力消費として電力変換効率を低下させる要因となっている。

(3)前記(2)の転移が経過した後の期間②：

この期間②は、第1ゲート電圧VG1、第2ゲート電圧VG2共にローレベルとなって第1スイッチ素子FET1と第2スイッチ素子FET2が共にオフとなっている。この期間②では、第1スイッチ素子FET1と第2スイッチ素子FET2それぞれのドレイン電圧Vd1は共にVinとなっている。

(4)前記(3)の後の期間③：

この期間は、前記(1)の期間①の逆であり、第2ゲート電圧VG2がハイレベルとなって第2スイッチ素子FET2がオンし第2スイッチ素子FET2のドレイン電圧Vd2はゼロとなり、第1スイッチ素子FET1のドレイン電圧Vd1は、2Vinとなっている。この状態においては、第1スナバ回路SC1の第1スナバコンデンサC3は、 $V_{c2} = V_{in}$ に充電されている。

(5)第1スイッチ素子FET1がオフの状態を維持し、第2スイッチ素子FET2が前記(4)のオン状態からオフに転移するとき(期間③から期間④に転移するとき)：

この転移のときは前記(2)とは逆となる。つまり、第2スイッチ素子FET2のドレイン電圧Vd1はオーバーシュートして2Vin以上の高い電圧に変化しようとする一方、第1スイッチ素子FET1のドレイン電圧Vd2はゼロ付近ま

でアンダーシュートする。

【0051】

その結果、コンバータトランスTにおける一次コイルFNの他端側a2の電圧が高くなるために、第2スナバ回路SC1の第2スナバダイオードD5が導通する結果、コンバータトランスTのコイル部分FN2と第2スナバコンデンサC4と第3スナバダイオードD5との間に図3(b)で示すような矢印向きの充電経路(閉回路)LP3が構成される。これによって、第2スナバコンデンサC4は、充電電流 I_{c2} で充電される。

【0052】

一方、第1スナバ回路SC1の第1スナバコンデンサC3は、 $V_{c1} = V_{in}$ に充電されているから、一次コイルFNの一端側a1の電圧がアンダーシュートによりゼロ近くまで低下すると、第1スナバコンデンサC3の他方側電極つまり接続部b1の電圧は $-V_{in}$ にまで低下する。その結果、第2スナバダイオードD4が導通する結果、第1スナバコンデンサC3と第1コイル部分FN1と第1平滑コンデンサC1と第2スナバダイオードD4との間に図3(b)で示すような矢印向きの放電経路(閉回路)LP4が構成される。これにより、第2スナバダイオードD4を通して第1スナバコンデンサC3に電流 I_{r1} が流れ込み、第1スナバコンデンサC3は放電させられるとともに、この放電エネルギーは、第1平滑コンデンサC1に充電される。この結果、第2スイッチ素子FET2のドレイン電圧 V_{d2} のオーバーシュートは第2スイッチ素子FET2が降伏しない電圧に抑制されると同時に、その抑制されたサージ電圧分は、第1平滑コンデンサC1にエネルギー回生されることになる。

【0053】

本実施形態の場合、第1スナバ回路SC1と第2スナバ回路SC2それぞれの第1スナバコンデンサC3、第2スナバコンデンサC4からの放電電流は、第1平滑コンデンサC1に充電される。そして、第1平滑コンデンサC1に充電された電荷は、次に、第1スイッチ素子FET1あるいは第2スイッチ素子FET2がオンするときに、コンバータトランスTに流れる電流として再利用されることになる。

【 0 0 5 4 】

以上のように本実施形態の場合、第 1 スイッチ素子 F E T 1 や第 2 スイッチ素子 F E T 2 がオンからオフに転移する瞬間にそれぞれのドレイン電圧 V_{d1} 、 V_{d2} がオーバーシュートするのを所定の電圧以下に抑制すると同時に、その抑制した電圧をエネルギーとして回生できるから、電力変換効率が向上する。

【 0 0 5 5 】

図 5 は、本発明の他の実施の形態に係るプッシュプルコンバータの全体回路図、図 6 は、図 5 の回路の要部の動作波形を拡大して示す波形図である。図 5 において、図 1 と対応する部分には同一の符号を付し、その同一の符号に係る部分の説明は省略する。この実施の形態で特徴する構成は、第 1 スナバ回路 S C 1 と第 2 スナバ回路 S C 2 それぞれの第 2 スナバダイオード、第 4 スナバダイオードに並列にコンデンサを接続したことである。

【 0 0 5 6 】

図 6 において、 I_{c1} 、 I_{c1}' は、それぞれ、図 1、図 4 それぞれの第 1 スナバ回路 S C 1 の第 1 スナバコンデンサ C 3 に流れる電流、 I_{r1} 、 I_{r1}' は、それぞれ、図 1、図 4 それぞれの第 1 スナバ回路 S C 1 の第 2 スナバダイオード D 3 に流れる電流を示す。なお、図 6 には示されないが、図 5 の第 2 スナバ回路 S C 2 の第 2 スナバコンデンサ C 4 に流れる電流 I_{c2}' は、電流 I_{c1}' と位相が 1 8 0 度異なる電流となり、図 5 の第 2 スナバ回路 S C 2 の第 4 スナバダイオード D 6 に流れる電流 I_{r2}' は、電流 I_{r1}' と位相が 1 8 0 度異なる電流となるので、その図示を省略している。

【 0 0 5 7 】

図 5 の回路によれば、第 1 スイッチ素子 F E T 1 や第 2 スイッチ素子 F E T 2 がそれぞれオンからオフの転移の瞬間からエネルギー回生のための電流 I_{r1}' 、 I_{r2}' が流れており、それだけ、サージ電圧の抑制が早まる。そのため、第 1 スイッチ素子 F E T 1 や第 2 スイッチ素子 F E T 2 に性能に優れた M O S F E T を用いることができて好ましい。

【 0 0 5 8 】

【発明の効果】

本発明によれば、サージ電圧を抑制する場合におけるエネルギー損失を減らして電力の変換効率を改善できるようになる。

【図面の簡単な説明】

【図 1】 本発明の実施形態に係るプッシュプルコンバータの回路図

【図 2】 図 1 の回路の動作波形を示す図

【図 3】 図 1 の要部に係り、(a)は第 1 スナバ回路の第 1 スナバコンデンサが充電し、第 2 スナバ回路の第 2 スナバコンデンサが放電するとき、(b)は第 1 スナバ回路の第 1 スナバコンデンサが放電し、第 2 スナバ回路の第 2 スナバコンデンサが充電するときの動作説明に供する図

【図 4】 図 3 の動作の説明に供する波形図

【図 5】 本発明の他の実施形態に係るプッシュプルコンバータの回路図

【図 6】 図 5 の動作の説明に供する波形図

【図 7】 従来のプッシュプルコンバータの回路図

【図 8】 図 7 の回路の動作波形を示す図

【符号の説明】

F E T 1 第 1 スイッチ素子

F E T 2 第 2 スイッチ素子

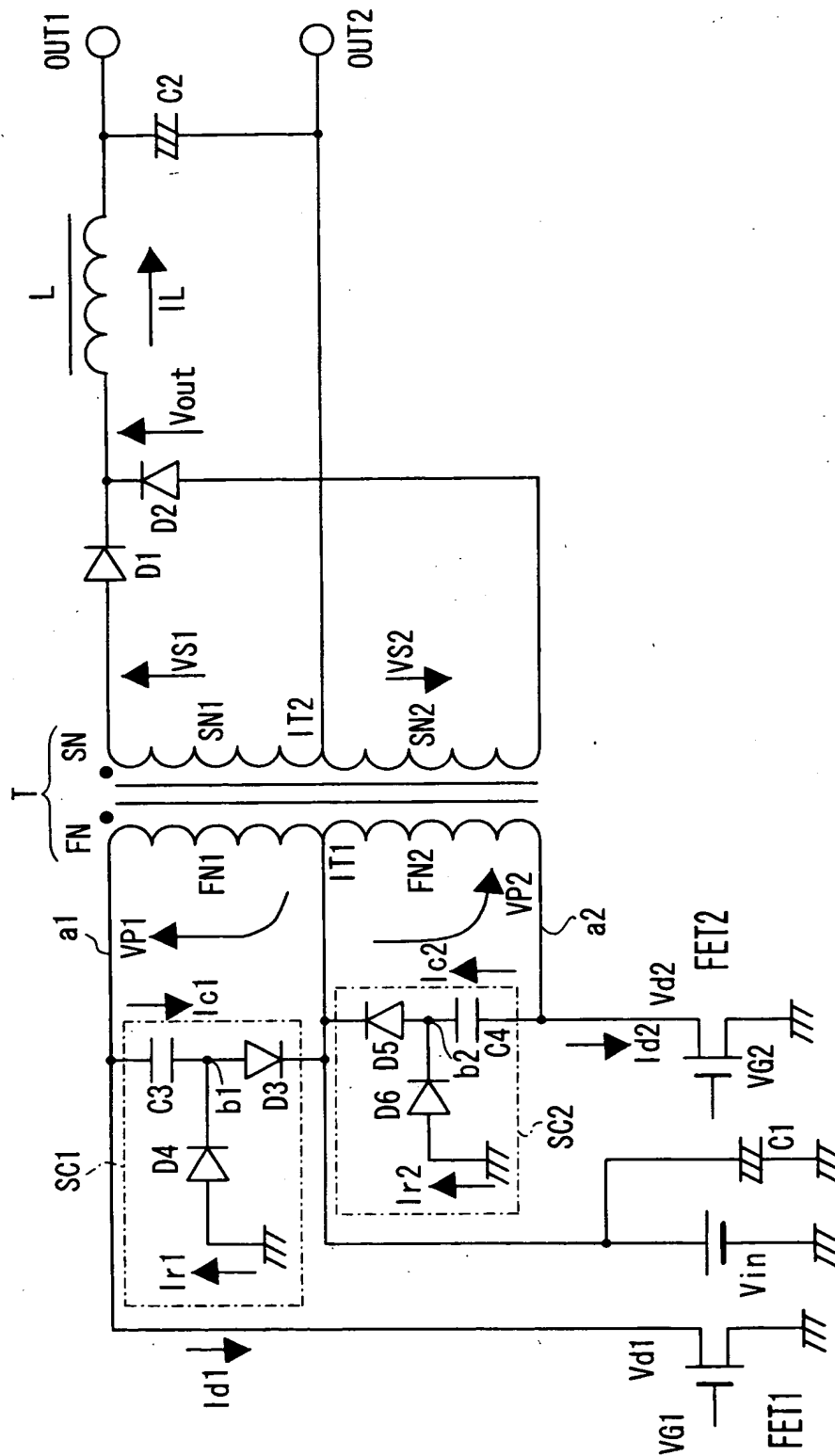
 T コンバータトランス

S C 1 第 1 スナバ回路

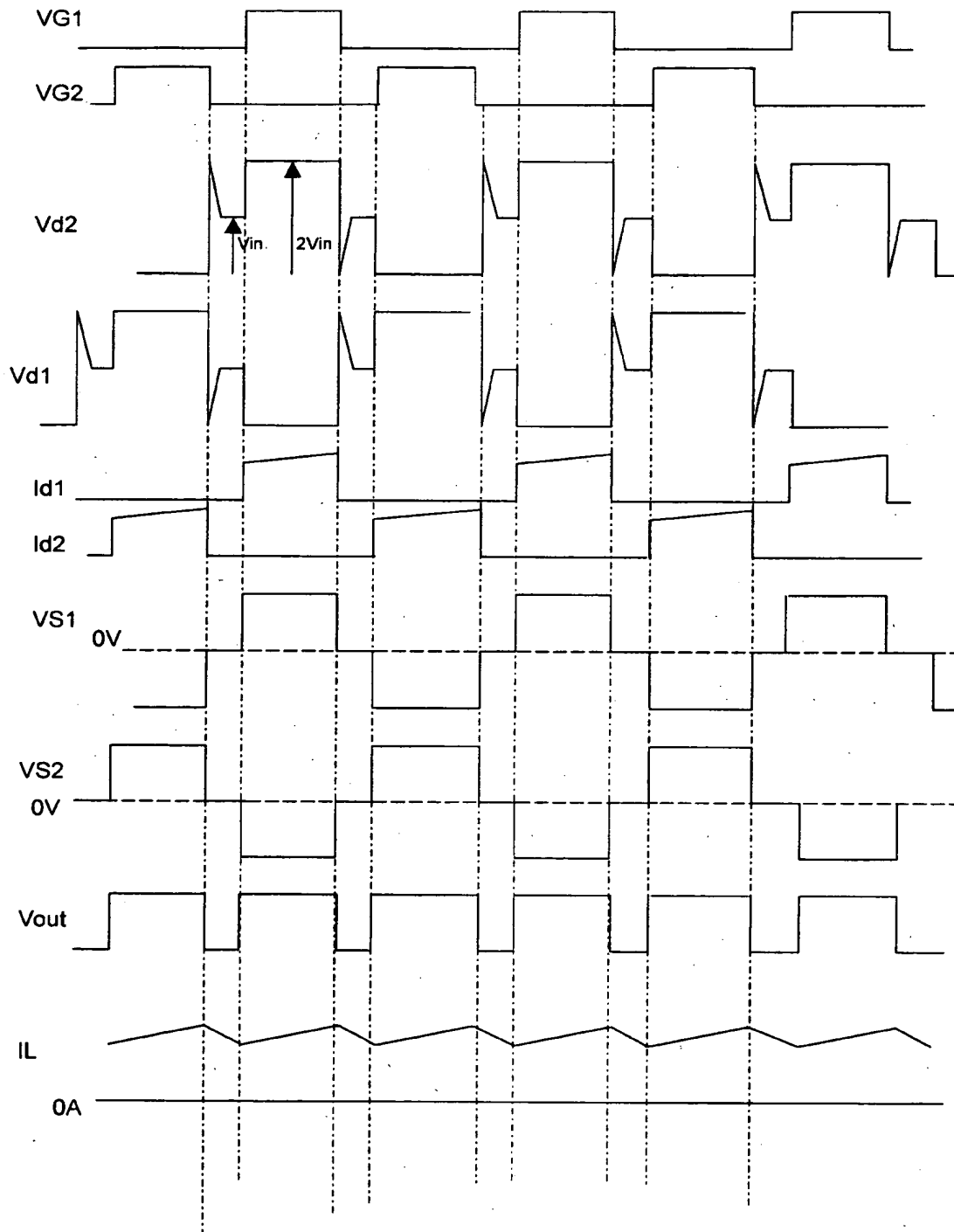
S C 2 第 2 スナバ回路

【書類名】 図面

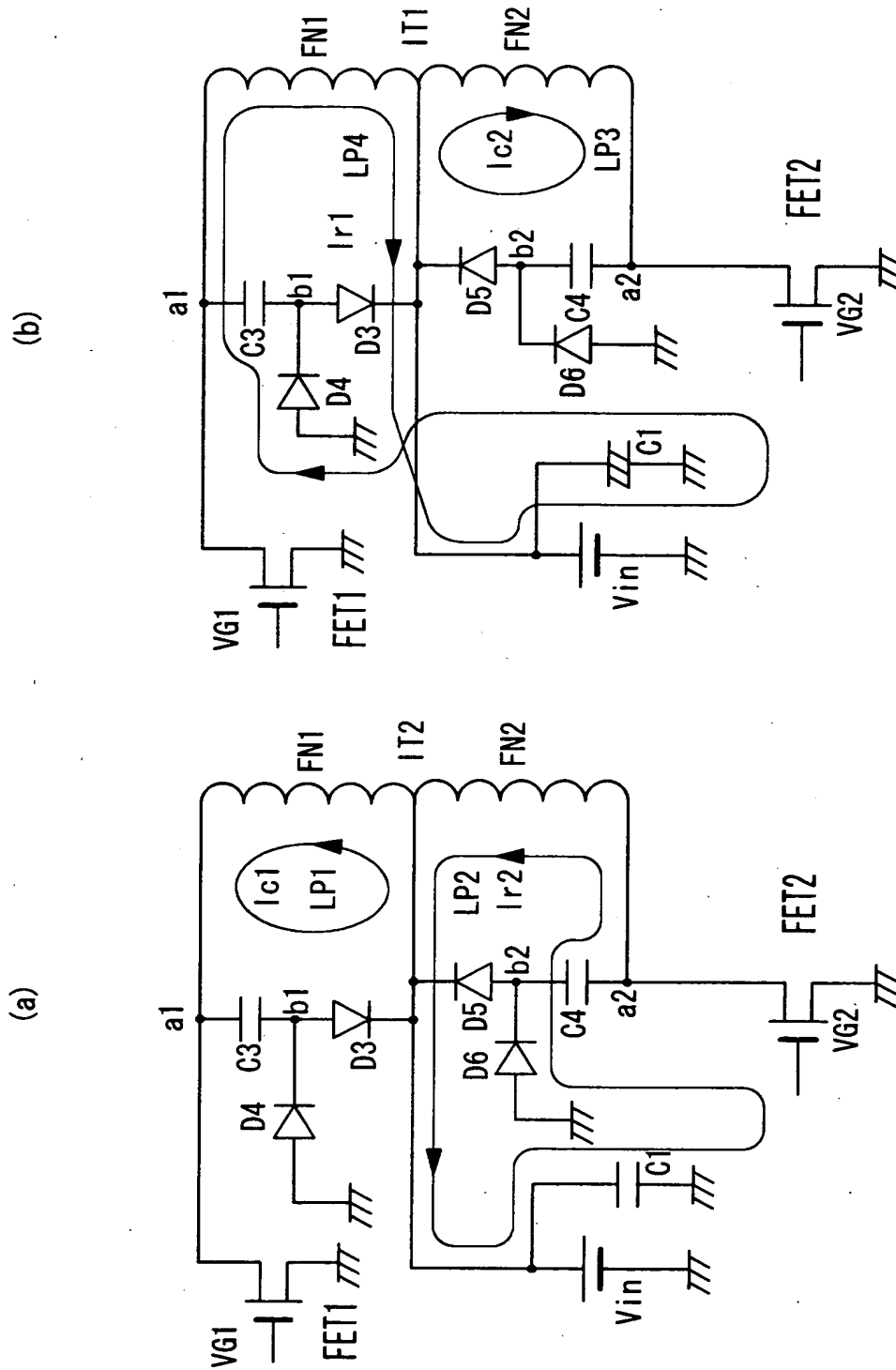
【図 1】



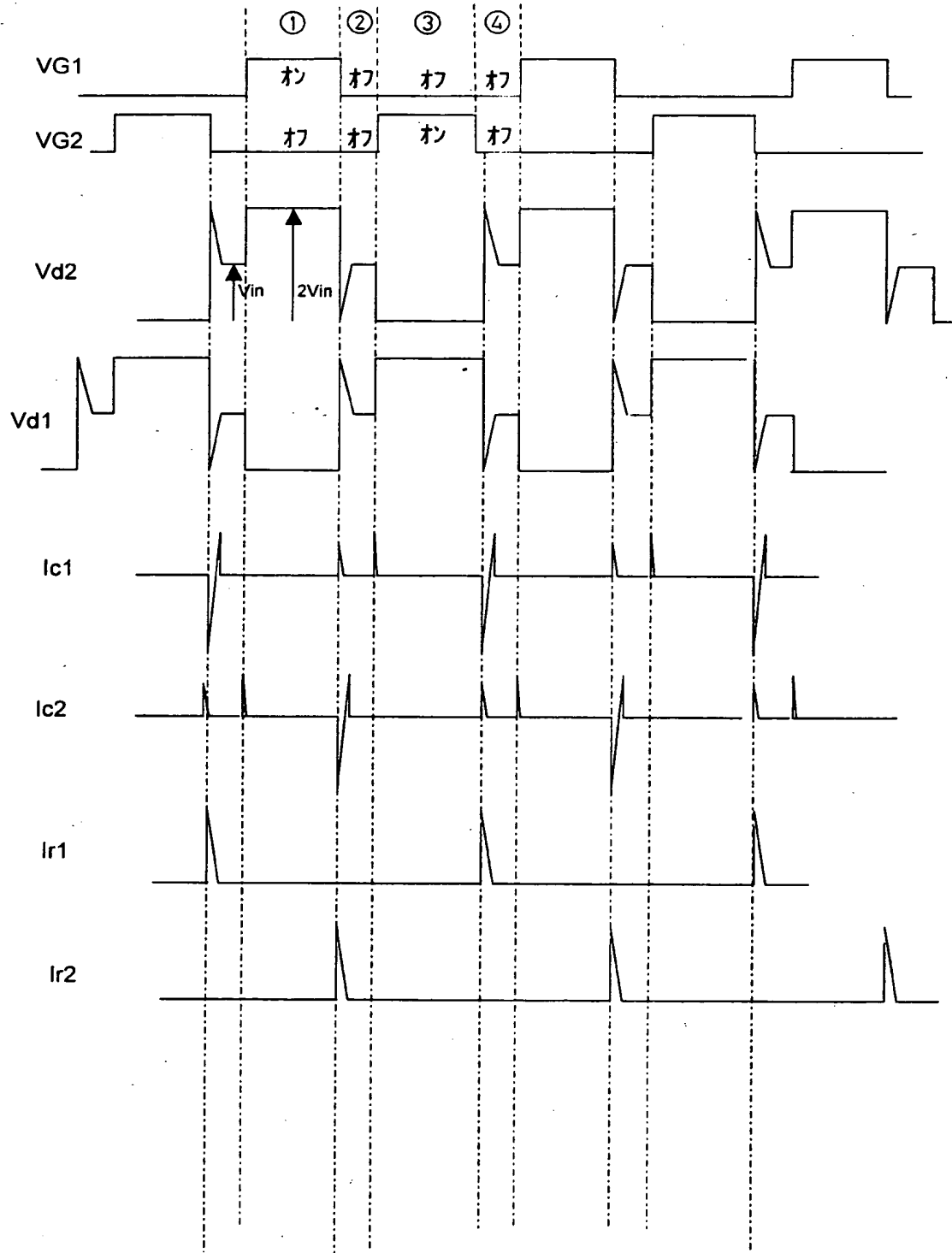
【図 2】



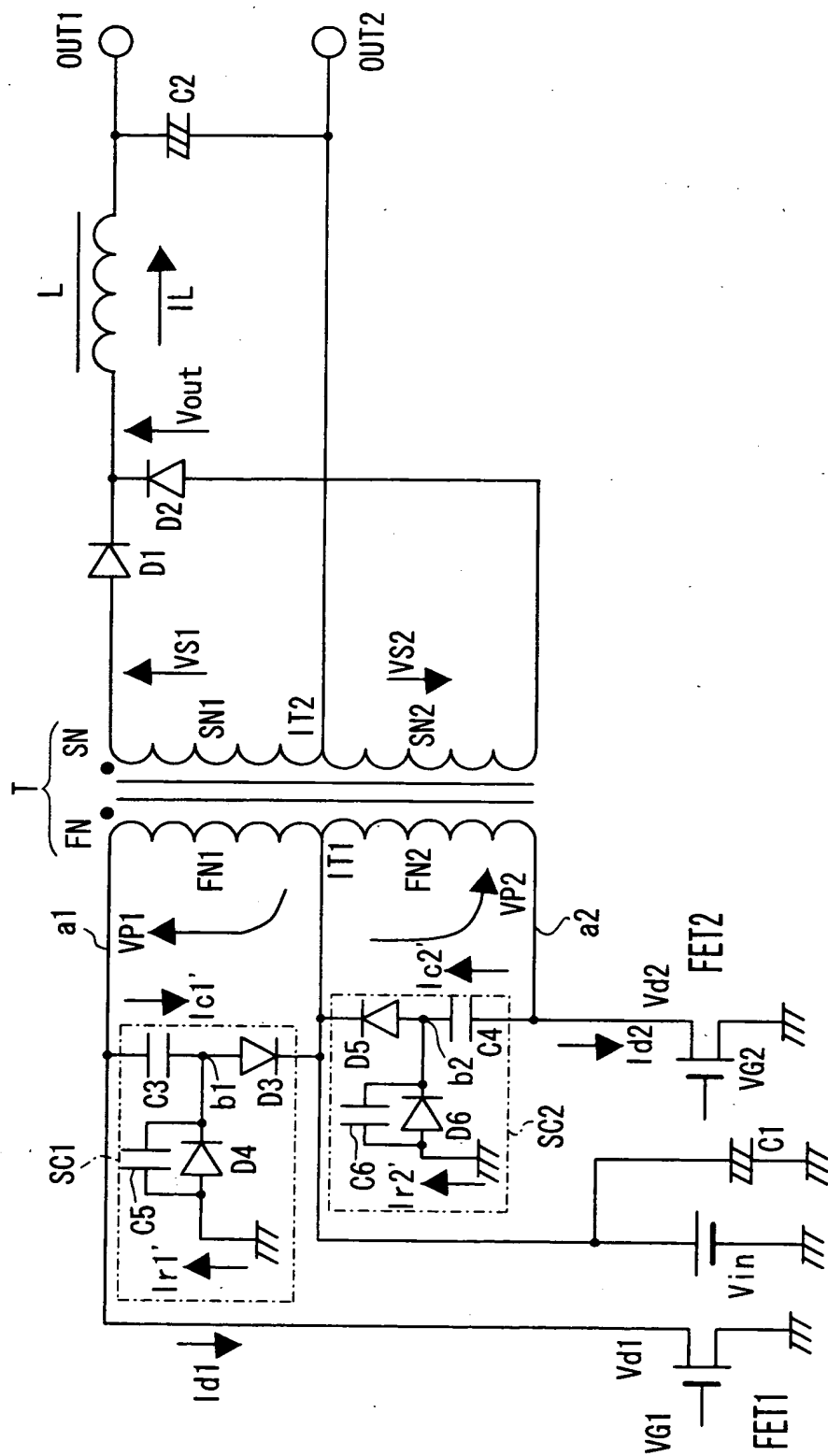
【図 3】



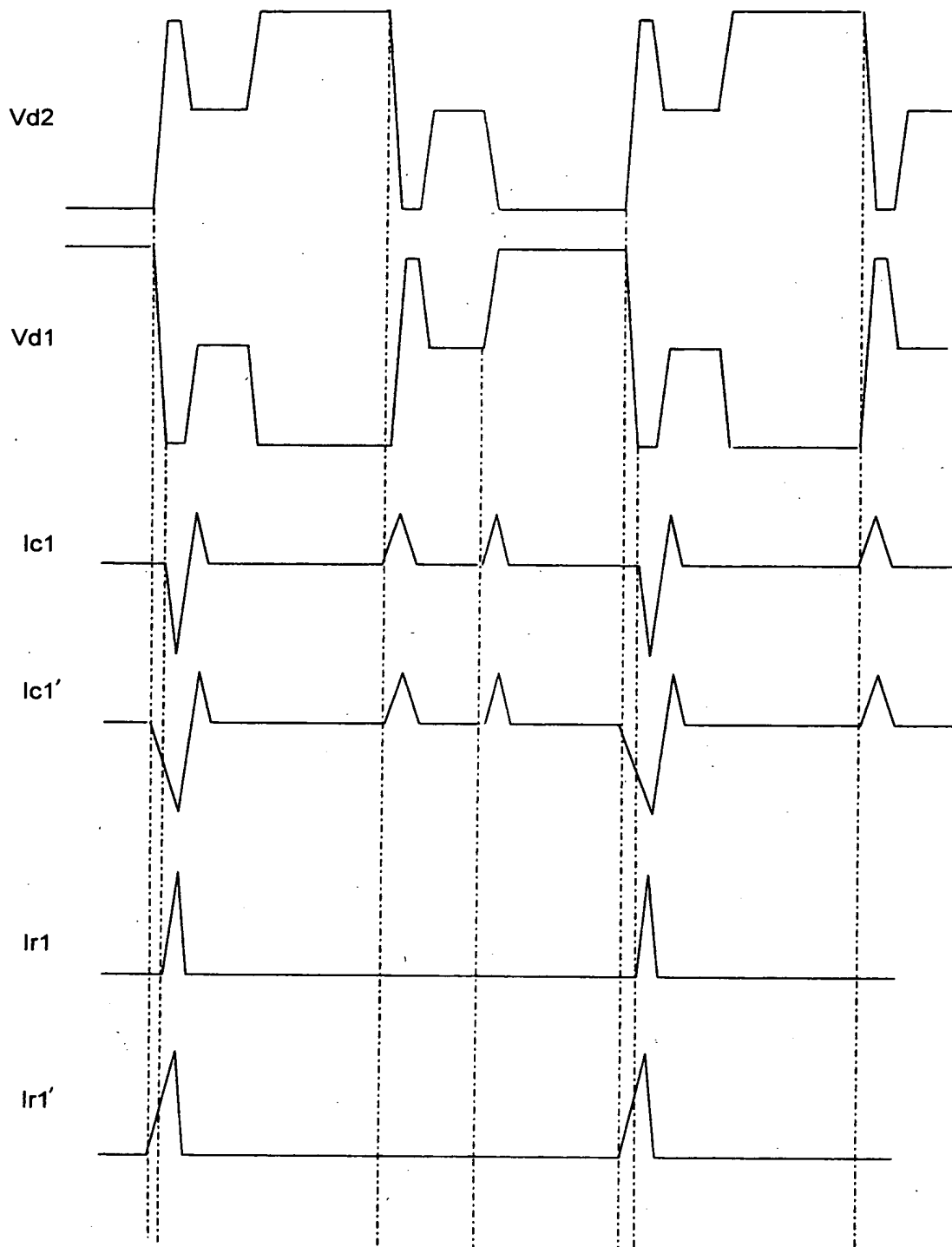
【図 4】



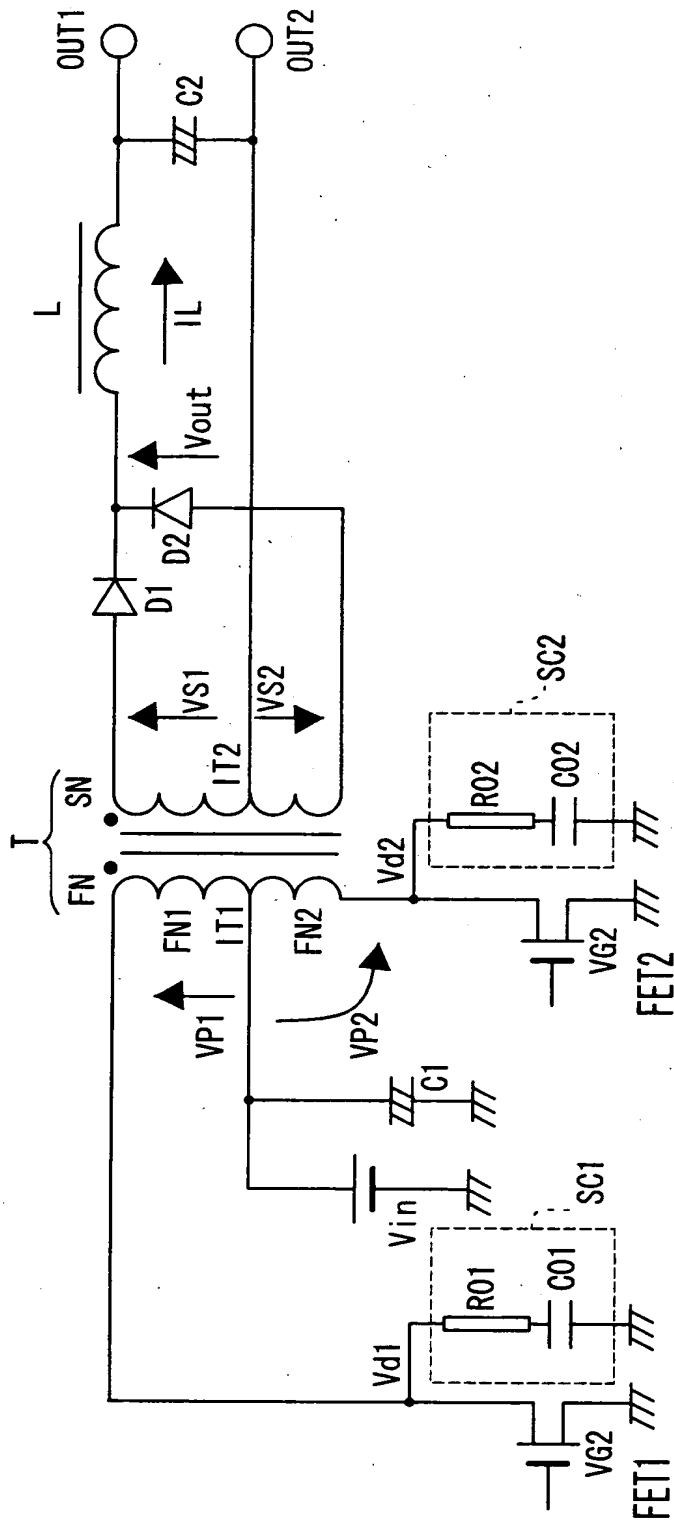
【図 5】



【图 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 サージ電圧を抑制し、かつエネルギー損失を抑制して電力変換効率を改善すること。

【解決手段】 コンバータトランスTの一次コイルFNのコイル部分FN1に並列に接続される第1充放電素子C3と、一次コイルFNのコイル部分FN2に並列に接続される第2充放電素子C4とを含む。第1充放電素子に対して、第1スイッチ素子がオフに転移するときに一次コイル側に蓄積されているエネルギーを充電させ、第2スイッチ素子がオフに転移するときに充電エネルギーを平滑コンデンサC1に充電させ、第2充放電素子に対して、第2スイッチ素子がオフに転移するときに一次コイル側に蓄積されているエネルギーを充電させ、第1スイッチ素子がオフに転移するときに充電エネルギーを平滑コンデンサに充電させる。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2002-206714
受付番号	50201040238
書類名	特許願
担当官	第三担当上席 0092
作成日	平成14年 7月25日

<認定情報・付加情報>

【提出日】	平成14年 7月16日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000002945]

1. 変更年月日	2000年 8月11日
[変更理由]	住所変更
住 所	京都市下京区塩小路通堀川東入南不動堂町80.1番地
氏 名	オムロン株式会社